附件1

《车规级高性能自动驾驶芯片设计

关键技术》榜单

一、研究内容

**1、车规级自动驾驶芯片架构设计。**研究高性能自动驾驶芯片高带宽、高吞吐的架构设计，研究支持多源异构传感器输入的高算力架构设计，研究高效率的算力分配方案，研究车规级自动驾驶芯片的功能安全架构设计等。

**2、面向复杂场景的自动驾驶感知融合算法。**研究支持多源异构传感器之间的定标和时空同步技术，实现全天候的高精度复杂场景环境感知，研究满足自动驾驶芯片算力及功耗约束的自动驾驶融合算法，开发高效的驱动、编译器等软件包等。

**3、高算力低功耗高能效比自动驾驶芯片设计。**研究高算力、低功耗的自动驾驶芯片的设计方法，研究高能效比的神经网络加速引擎设计方法，设计自动驾驶芯片，提供测试样片。

**4、自动驾驶芯片的平台验证。**在自动驾驶平台系统上验证自动驾驶芯片及感知融合算法，并评价其搭载性能。

二、考核指标

1、支持存储带宽不低于200GB/s的架构。

2、支持不低于16路1080P@60摄像头数据接入，支持不低于4路千兆以太网数据接入，支持不低于4路CAN/CANFD接口。

3、融合算法支持不低于30Hz的视觉感知频率。

4、芯片支持主流深度学习框架和主流的神经网络结构。

5、多目标跟踪的准确度与多目标跟踪的精确度均大于95%。

6、芯片ISO26262功能安全等级达到ASIL-B，AEC-Q100达到Grade2，并取得证书。

7、芯片流片工艺制程7nm。

8、主处理器支持12核以上，并支持锁步。

9、芯片INT8算力达到200TOPS或FP16算力达到100TFLOPS。

10、芯片功耗小于50W。

11、申请/获得不少于10项发明专利。

三、榜单金额

市科技研发资金最高2000万元，揭榜单位配套经费与市科技研发资金比例不低于4:1。